

BEST AVAILABLE COPY

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-165912
 (43)Date of publication of application : 02.07.1993

(51)Int.Cl.

G06F 15/60
 G06F 11/26
 H01L 21/82

(21)Application number : 03-330462
 (22)Date of filing : 13.12.1991

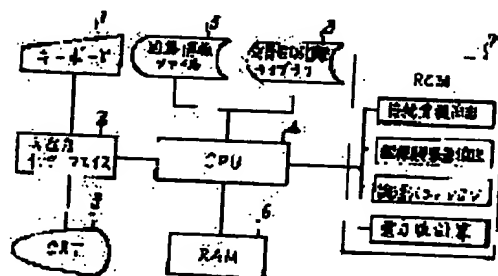
(71)Applicant : MITSUBISHI ELECTRIC CORP
 (72)Inventor : UCHIMURA YOJIRO

(54) CONSUMED ENERGY CALCULATOR FOR SEMICONDUCTOR INTEGRATED CIRCUIT

(57)Abstract:

PURPOSE: To obtain a high-accuracy calculated result with a processing in a short time by calculating energy consumption for the unit of each circuit from a library for consumed energy calculation corresponding to a logical arithmetic signal.

CONSTITUTION: This device is equipped with a circuit information file 5 to store the information of a network, logical simulation means to output the logical arithmetic signal at an input/output terminal for the unit of the circuit by executing the logical arithmetic of a semiconductor integrated circuit while extracting required information from this circuit information file 5, and library 8 for consumed energy calculation to store energy consumed for the unit of each circuit as the function of the logical arithmetic signal at the input/output terminal for the unit of the circuit. Then, the consumed energy in the semiconductor integrated circuit is calculated from the information obtained from the library 8 for consumed energy calculation corresponding to the logical arithmetic signal outputted by the logical simulation means and the information of the wiring load capacity of the network calculated from the circuit information file 5.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-165912

(43)公開日 平成5年(1993)7月2日

(51)Int.Cl.

G 0 6 F 15/80

11/26

H 0 1 L 21/82

識別記号

3 6 0 D

3 1 0

庁内整理番号

7922-5L

9072-5B

F I

9169-4M

H 0 1 L 21/ 82

C

技術表示箇所

審査請求 未請求 請求項の数1(全 8 頁)

(21)出願番号

特願平3-330462

(22)出願日

平成3年(1991)12月13日

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 内村 陽治郎

伊丹市瑞原4丁目1番地 三菱電機株式会

社カスタムエル・エス・アイ設計技術開発

センター内

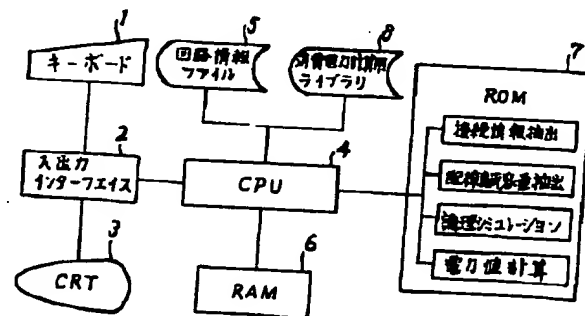
(74)代理人 弁理士 高田 守 (外1名)

(54)【発明の名称】 半導体集積回路の消費電力計算装置

(57)【要約】

【目的】 半導体集積回路の消費電力計算装置において、計算精度を低下させることなく処理の高速化を図る。

【構成】 半導体集積回路を構成する回路単位の入出力端子における信号と当該回路単位で発生する消費電力との関係を予め求めて消費電力計算用ライブラリ8に格納しておく。そして、論理シミュレーションを実行して論理演算信号を求め、この信号に対応して、消費電力計算用ライブラリ8から各回路単位の消費電力を算出する。



特開平5 165912

2

【特許請求の範囲】

【請求項1】 素子または機能ブロックからなり計算対象である半導体集積回路を構成する複数の回路単位およびこれら回路単位の入出力端子間を接続するネットの情報を格納する回路情報ファイル、この回路情報ファイルから必要な情報を抽出して上記半導体集積回路の論理演算を行ない上記各回路単位の入出力端子における論理演算信号を出力する論理シミュレーション手段、および上記各回路単位で消費する電力を当該回路単位の入出力端子における論理演算信号の関数として格納する消費電力計算用ライブラリを備え、上記論理シミュレーション手段の出力である論理演算信号に対応して上記消費電力計算用ライブラリから求まる情報と上記回路情報ファイルから求まる上記ネットの配線負荷容量の情報とから上記半導体集積回路における消費電力を計算する半導体集積回路の消費電力計算装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は半導体集積回路の消費電力計算装置に係り、特に論理シミュレーションの出力結果を用いて効率的に半導体集積回路の消費電力を計算するものに関する。

【0002】

【従来の技術】 図4は従来の半導体集積回路の消費電力計算装置を示すブロック図である。図において、1はキーボード、2は入出力インターフェイス、3はCRT、4はCPU、5は回路情報ファイルで、半導体集積回路を構成する素子、機能ブロックおよびこれらの入出力端子間を接続するネットの情報が格納されている。6はRAM、7はROMで、消費電力計算のための各手段であるソフトプログラムが格納されている。

【0003】 次に、処理フローを図5を参照して説明する。まず、回路情報ファイルから接続情報を抽出して一旦接続情報ファイルに格納する。また、同じく回路情報ファイルから各ネットの配線負荷容量を抽出して一旦配線負荷容量ファイルに格納する。次に、各ファイルの情報に基づき回路シミュレーションを行なう。これから、各ネットの信号従って電流値を求め、更に各素子、機能ブロックおよびネットに発生する消費電力を計算し、それらを半導体集積回路の全体にわたって積算することにより半導体集積回路の消費電力が求められる。

【0004】

【発明が解決しようとする課題】 従来の半導体集積回路の消費電力計算装置は以上のように構成されているので、回路シミュレーションにより、各ネットの信号は、その大きさのみでなく信号遅延や信号鈍りの状態も詳細に算出され、これら詳細な信号出力に基づき各部の消費電力が計算されるので、高い計算精度が得られるが、反面処理時間が長くなるという問題点があった。これに対し、信号鈍りを一次近似等で簡略化してトランジスタレ

(2)

ベルの論理シミュレーションを用いることにより消費電力を計算する方式もあるが、上記問題点の有効な解決策とはなり得なかった。この発明は以上のような問題点を解消するためになされたもので、計算精度をほとんど低下させることなく処理時間を大幅に短縮することができる半導体集積回路の消費電力計算装置を得ることを目的とする。

【0005】

【課題を解決するための手段】 この発明に係る半導体集積回路の消費電力計算装置は、素子または機能ブロックからなり計算対象である半導体集積回路を構成する複数の回路単位およびこれら回路単位の入出力端子間を接続するネットの情報を格納する回路情報ファイル、この回路情報ファイルから必要な情報を抽出して上記半導体集積回路の論理演算を行ない上記各回路単位の入出力端子における論理演算信号を出力する論理シミュレーション手段、および上記各回路単位で消費する電力を当該回路単位の入出力端子における論理演算信号の関数として格納する消費電力計算用ライブラリを備え、上記論理シミュレーション手段の出力である論理演算信号に対応して上記消費電力計算用ライブラリから求まる情報と上記回路情報ファイルから求まる上記ネットの配線負荷容量の情報とから上記半導体集積回路における消費電力を計算するようにしたものである。

【0006】

【作用】 この発明においては、回路情報ファイルからの情報を基に論理シミュレーションを実行する。これによって得られる各回路単位の入出力端子における論理演算信号を基に、消費電力計算用ライブラリから当該回路単位で発生する消費電力を読み取り、これらを積算して全回路単位の消費電力を算出する。

【0007】

【実施例】 図1はこの発明の一実施例による半導体集積回路の消費電力計算装置を示すブロック図で、従来と異なるのは、消費電力計算用ライブラリ8が追加されていること、およびROM7に格納された処理フローの内容である。以下、これらを中心に詳細に説明する。

【0008】 まず、消費電力計算用ライブラリ8について説明する。半導体集積回路は多数の素子または機能ブロックの組合せで構成されているが、これら各素子または機能ブロックを回路単位とする。そして、この回路単位から導出される入出力端子の信号に応じて当該回路単位に実際に発生する移動電荷量を予め求めておき、これを消費電力計算用ライブラリ8に格納しておく。

【0009】 即ち、図2はこの消費電力計算用ライブラリ8のファイル内容の一部を具体的に示したもので、図において、A1は回路単位となる素子名あるいは機能ブロック名、B1は回路単位A1から導出される1個の入出力端子名、B2は同じく回路単位A1から導出される他の入出力端子名である。C1、C2は入出力端子B1

における信号状態あるいは信号変化で、後述するが、この信号はいわゆる論理シミュレーションの出力として得られる形態の信号で、ここではこれを論理演算信号と定義するものとする。従って、この論理演算信号では従来技術で触れた例えば信号鈍り等は考慮されていない。

【0010】D1、D2は端子B1における信号がそれぞれC1およびC2のときに回路単位A1に発生する移動電荷量である。論理シミュレーションでは電圧一定と考えてよいので、この移動電荷量は、そのまま消費電力に比例する値となる。そして、消費電力計算用ライブラリ8に格納されるこの移動電荷量には、論理演算信号がそれぞれC1やC2となる場合に当該回路単位A1に実際に発生する移動電荷量の値を別途回路シミュレーション等により予め求めて使用している。C3、D3…も同様であるので、説明は省略する。

【0011】次に処理フローを図3に基づき説明する。従来と同様、回路情報ファイルから接続情報とネットの配線負荷容量とを抽出し、ここでは、それらの情報を基に論理シミュレーションを実行する。そして、各回路単位の入出力端子における論理演算信号が得られると、消費電力計算用ライブラリ8にアクセスして各信号に対応する回路単位の移動電荷量を読み取り、これらを消費電力量に換算して半導体集積回路全体について積算する。配線負荷容量の情報から求まる消費電力と上記した消費電力計算用ライブラリ8の情報から求まる消費電力とを*

*合算して半導体集積回路の消費電力が求められる。

【0012】この発明では、信号波形の鈍り等まで詳細に算出する回路シミュレーションではなく、論理シミュレーションによっているので、高速処理が可能となり、しかも、消費電力については十分高精度な結果が得られる。

【0013】

【発明の効果】この発明は以上のように、論理シミュレーションを実行して論理演算信号を求め、この信号に対応して消費電力計算用ライブラリから各回路単位の消費電力を算出するようにしたので、高精度の計算結果が短時間の処理で得られる。

【図面の簡単な説明】

【図1】この発明の一実施例による半導体集積回路の消費電力計算装置を示すブロック図である。

【図2】図1の消費電力計算用ライブラリのファイル内容の一部を示す図である。

【図3】この発明の一実施例の場合の処理フローを示す図である。

【図4】従来の半導体集積回路の消費電力計算装置を示すブロック図である。

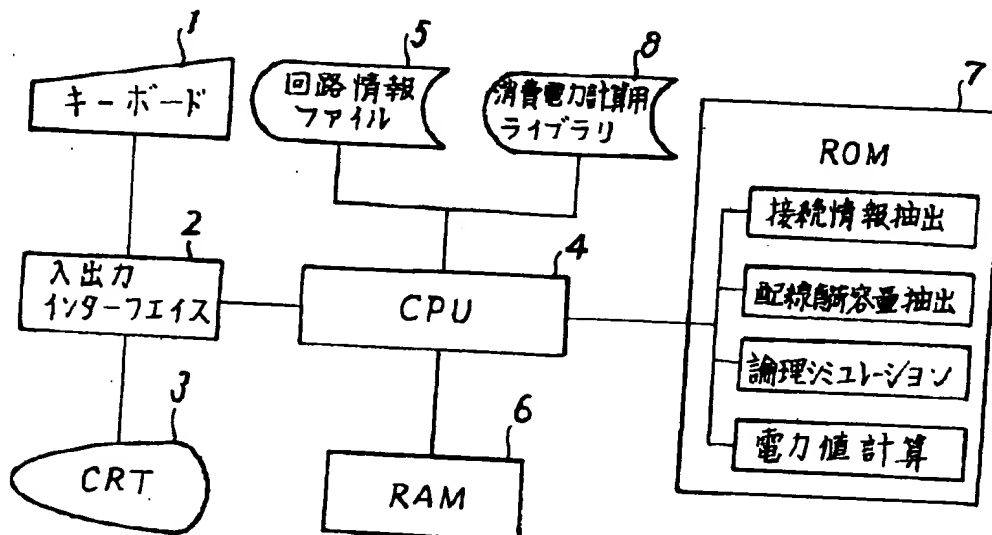
【図5】従来の場合の処理フローを示す図である。

【符号の説明】

5 回路情報ファイル

8 消費電力計算用ライブラリ

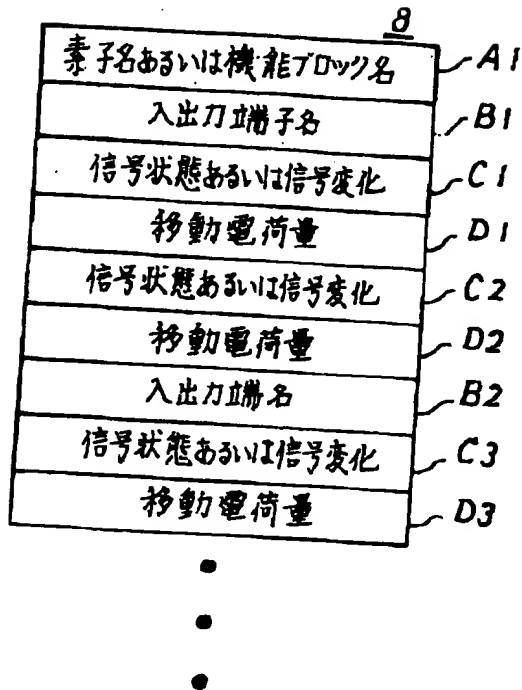
【図1】



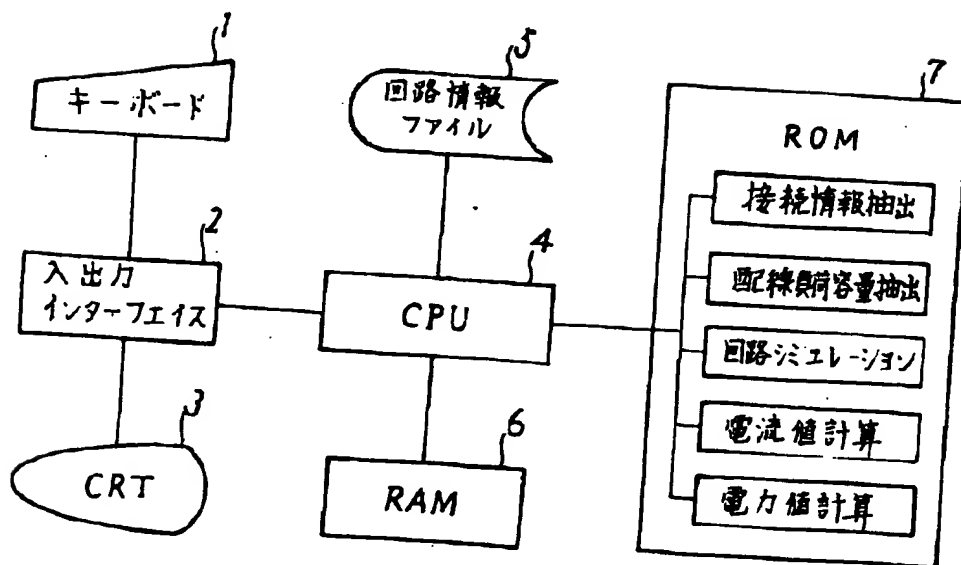
(4)

特開平5-165912

【図2】



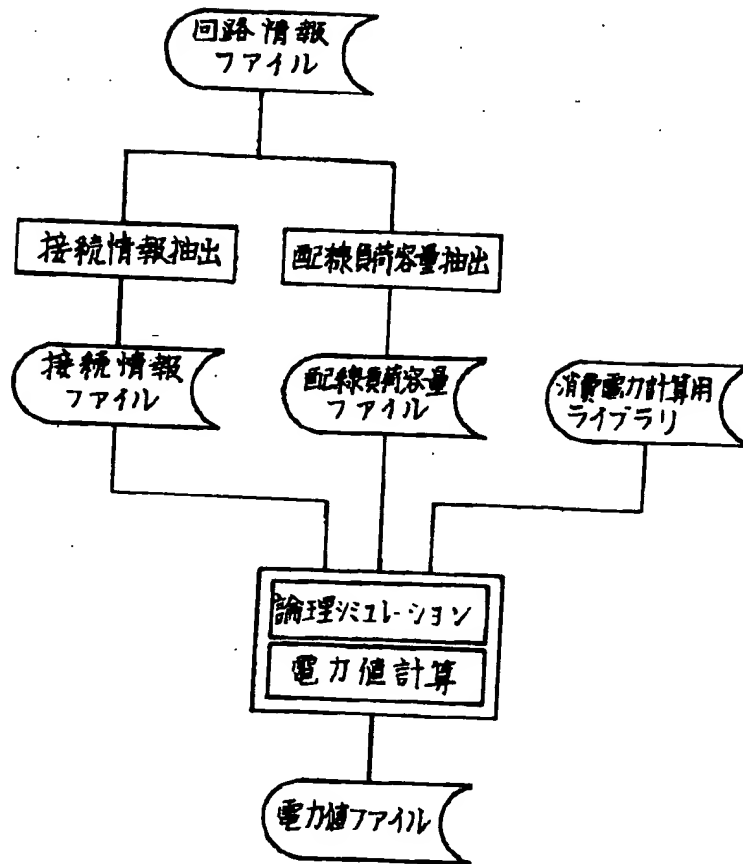
【図4】



(5)

特開平5-165912

【図3】



BEST AVAILABLE COPY

(6)

特開平5-165912

【図5】

